

(19) KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication number: **1020020049790 A**
 (43)Date of publication of application: **26.06.2002**

(21)Application number: **1020000079078**
 (22)Date of filing: **20.12.2000**

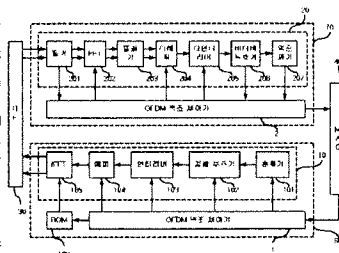
(71)Applicant: **ELECTRONICS AND
TELECOMMUNICATIONS
RESEARCH INSTITUTE**
 (72)Inventor: **CHOI, CHANG HO
JUNG, HAE WON
LEE, HYEONG HO
LEE, JAE HO**

(51)Int. Cl. **H04L 27/26**

(54) OFDM MODULATION/DEMODULATION APPARATUS SUPPORTING VARIABLE DATA SPEED IN WIRELESS LAN SYSTEM AND METHOD THEREOF

(57) Abstract:

PURPOSE: An OFDM(Orthogonal Frequency Division Multiplexing) modulation/demodulation apparatus supporting a variable data speed in a wireless LAN system and a method thereof are provided, which supports a variable data speed regulated in an IEEE 802.11a. CONSTITUTION: In an OFDM(Orthogonal Frequency Division Multiplexing) modulation/demodulation apparatus capable of receiving/transmitting MPDU(MAC Protocol Data Unit) with a variable data speed, a MAC(Medium Access Control)(40) generates a signal field and a data field constituting an OFDM frame structure or receives the signal field and the data field according to an external control signal. An OFDM modulation transmitter(60) comprises an OFDM modulation controller(1) which controls each block of an OFDM modulator on the basis of information as to a data speed and a data length included in the signal field so as to generate a final OFDM symbol by being combined with a preamble constituting an OFDM frame structure formed by being extracted from a stored sequence value, after receiving the signal field and the data field from the above MAC as exchanging the first control signal with the above MAC. And an OFDM demodulation receiver(70) comprises an OFDM demodulation controller(2) controlling each block of an OFDM demodulator on the basis of information as to the data speed and the data length included in the signal field so as to transmit the signal field and the data field to the MAC and to perform an OFDM demodulation process as exchanging the second control signal with the MAC.



copyright KIPO 2003

Legal Status

Date of request for an examination (20001220)
Notification date of refusal decision ()
Final disposal of an application (registration)
Date of final disposal of an application (20021129)
Patent registration number (1003758240000)
Date of registration (20030228)
Number of opposition against the grant of a patent ()
Date of opposition against the grant of a patent ()
Number of trial against decision to refuse ()
Date of requesting trial against decision to refuse ()

(19) 대한민국특허청 (KR) (12) 공개특허공보 (A)

(51) 。 Int. Cl. ⁷
H04L 27/26

(11) 공개번호 특2002 - 0049790
(43) 공개일자 2002년06월26일

(21) 출원번호 10 - 2000 - 0079078
(22) 출원일자 2000년12월20일

(71) 출원인 한국전자통신연구원
오길록
대전 유성구 가정동 161번지

(72) 발명자 이재호
대전광역시유성구가정동236 - 1
최창호
대전광역시유성구신성동146 - 13
정해원
대전광역시유성구어은동한빛아파트128동1101호
이형호
대전광역시유성구어은동한빛아파트108동1003호

(74) 대리인 전영일

심사청구 : 있음

(54) 무선 LAN 시스템에서 가변 데이터 속도를 지원하는 OFDM 변복조 장치 및 방법

요약

본 발명은 가변의 데이터 속도를 지원할 수 있는 OFDM 모델에 적용가능한 OFDM 변복조 장치 및 방법에 관한 것으로, 외부 제어신호에 따라 OFDM 프레임 구조를 구성하는 시그널 필드와 데이터 필드를 생성하거나 시그널 필드와 데이터 필드를 전달받는 MAC; 상기 MAC과 소정의 제1 제어신호를 주고받으면서 상기 MAC으로부터 시그널 필드 및 데이터 필드를 전달받은 후, 미리 저장된 시퀀스값에서 추출되어 형성된 OFDM 프레임 구조를 구성하는 프리앰블과 결합하여 최종 OFDM 심볼이 생성되도록 상기 시그널 필드에 포함된 데이터 속도 및 데이터 길이에 관한 정보에 기초하여 OFDM 변조기의 각 블럭들을 제어하는 OFDM 변조 제어기를 구비하는 OFDM 변조 송신기; 및 상기 MAC과 소정의 제2 제어신호를 주고받으면서 상기 MAC으로 시그널 필드 및 데이터 필드를 전송하고 OFDM 복조과정이 수행되도록 상기 시그널 필드에 포함되어 있는 데이터 속도 및 데이터 길이에 관한 정보에 기초하여 OFDM 복조기의 각 블럭들을 제어하는 OFDM 복조제어기를 구비하는 OFDM 복조 수신기를 포함하고 있어, IEEE 802.11a/D7.0 에 규정된 모든 데이터 속도로 가변이 가능하여, 향후 고속의 데이터 속도를 요구하는 무선 LAN 시스템에 적용 가능하다.

대표도

도 1

색인어

OFDM 변조, OFDM 복조

명세서

도면의 간단한 설명

도 1은 본 발명에 적용되는 OFDM 변복조 시스템의 구성도이고,

도 2는 본 발명의 일 실시예에 따른 OFDM 프레임 구조의 구성도이고,

도 3은 본 발명의 일 실시예에 따른 혼화기의 구성도이고,

도 4는 본 발명의 일 실시예에 따른 길쌈 부호기의 구성도이고,

도 5는 도 1에 도시된 동기기의 구성도이고,

도 6은 도 1에 도시된 비터비 복호기의 구성도이고,

도 7은 도 6에 도시된 비터비 복호기의 메모리와 TB에 대한 상세도이고,

도 8은 도 6에 도시된 비터비 복호기의 LIFO에 대한 상세도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 무선 LAN 시스템에 적합하고 가변의 데이터 속도를 지원하는 OFDM(Orthogonal Frequency Division Multiplexing) 변복조에 관한 것으로, 특히 IEEE 802.a/D7.0의 물리계층규약에 근거하여 6Mbps에서 54Mbps의 데이터 속도를 모두 지원할 수 있는 OFDM 모뎀에 적용가능한 OFDM 변복조 장치 및 방법에 관한 것이다.

무선 LAN 시스템에 적용되는 변복조 방식에는 2.4GHz 대역에서 구현 가능한 FS(Frequency Hopping) 방식과 SS(Spread Spectrum) 방식이 공지되어 있다. 그러나, 최근 가변의 데이터 속도를 지원할 수 있는 OFDM 변복조 방법이 연구되고 있다.

무선채널 환경에서는 다중경로에 의한 ISI(Inter Symbol Interference, 심벌상호간섭)가 발생한다. 단일 캐리어의 경우 이러한 ISI의 영향을 최소화하기 위해 수신기에서 하드웨어적으로 복잡한 등화기가 필요한 반면에, OFDM 방식으로 변복조를 할 경우 ISI영향을 최소화하기 위해 하드웨어적으로 간단한 등화기가 필요하다. 그리고 OFDM은 각 서브캐리어간의 직교성을 이용함으로써 보다 적은 대역폭을 필요로 하므로 한정된 주파수 대역에 적합하며, 주파수 선택적 페이딩을 플랫 페이딩으로 변환하므로 무선채널 환경에 적합한 변복조 방식이다. 또한 OFDM방식의 변복조는 서브캐리어당 할당되는 비트수를 가변할 수 있으므로 고속의 데이터 전송에 적합하다.

무선 LAN 시스템의 표준 중 하나인 IEEE 802.11a에서는 데이터를 프레임 단위로 송수신하며, OFDM 시스템을 위한 물리계층을 규정하고 있다. 상기 IEEE 802.11a에서는 LAN의 특성을 고려하여 데이터의 헤더 부분에 데이터의 길이, 변조방식, 전송속도 등에 관한 정보를 가지고 있는 PLCP(Physical Layer Convergence Procedure)가 추가되어 있다.

본 발명은 최근 연구의 중심이 되고 있는 IEEE 802.11a/D7.0에 근거한 OFDM 변복조 방식에 관한 것으로, IEEE 802.11a/D7.0에서는 5GHz 대역에서 6Mbps에서 최고 54Mbps의 데이터 속도를 지원하는 OFDM 변복조 방식을 채택하고 있다.

아래 [표 1]과 [표 2]는 IEEE 802.11a/D7.0에서 규정한 OFDM 변복조 시스템에서 사용되는 파라미터들이다.

데이터 속도에 따른 파라미터

데이터 속도	맵핑	부호율	서브캐리어당 코딩된 비트수(N_{BPSK})	OFDM 심벌당 코딩된 비트수(N_{CBPS})	OFDM 심벌당 데이터 비트수(N_{DBPS})
6 Mbps	BPSK	1/2	1	48	24
9 Mbps	BPSK	3/4	1	48	36
12 Mbps	QPSK	1/2	2	96	48
18 Mbps	QPSK	3/4	2	96	72
24 Mbps	16QAM	1/2	4	192	96
36 Mbps	16QAM	3/4	4	192	144
48 Mbps	64QAM	1/2	6	288	192
54 Mbps	64QAM	3/4	6	288	216

시간에 관련된 파라미터들

파라미터	값
N_{SD} : 데이터 서브캐리어 수	48
N_{SP} : 파일럿 서브캐리어 수	4
N_{ST} : 전체 서브캐리어 수	$52(N_{SD} + N_{SP})$
ΔF : 서브캐리어 주파수 간격	$0.3125\text{MHz}(=20\text{MHz}/64)$
T_{FFT} : IFFT/FFT 주기	$3.2 \mu s(1/\Delta F)$
$T_{PREAMBLE}$: 프리앰블 기간	$16 \mu s(T_{SHORT} + T_{LONG})$
T_{SIGNAL} : 시그널 필드 기간	$4.0 \mu s(T_{GI} + T_{FFT})$
T_{GI} : 보호구간 기간	$0.8 \mu s(T_{FFT}/4)$
T_{GI2} : 프리앰블의 보호구간 기간	$1.6 \mu s(T_{FFT}/2)$
T_{SYM} : 심벌 기간	$4 \mu s(T_{GI} + T_{FFT})$
T_{SHORT} : 프리앰블의 short 심벌 기간	$8 \mu s(10 \cdot T_{FFT}/4)$
T_{LONG} : 프리앰블의 long 심벌 기간	$8 \mu s(T_{GI2} + 2 \cdot T_{FFT})$

그러나, 지금까지 알려져 있는 IEEE 802.11a 를 만족하는 OFDM 변복조 방법들은 6Mbps 에서 54Mbps인 데이터 속도에 따른 변복조를 하나의 장치에서 처리할 수 없었다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기 종래 기술의 문제점을 해소하고자 도출된 것으로서, 본 발명은 IEEE 802.11a 에서 규정한 가변 데이터 속도를 지원할 수 있는 OFDM 변복조 장치 및 방법을 제공하는데 그 목적이 있다.

발명의 구성 및 작용

본 발명의 제1 측면에 따른 가변의 데이터 속도로 MPDU 송수신이 가능한 OFDM 변복조 장치는, 외부 제어신호에 따라 OFDM 프레임 구조를 구성하는 시그널 필드와 데이터 필드를 생성하거나 시그널 필드와 데이터 필드를 전달받는 MAC; 상기 MAC과 소정의 제1 제어신호를 주고받으면서 상기 MAC으로부터 시그널 필드 및 데이터 필드를 전달받은 후, 미리 저장된 시퀀스값에서 추출되어 형성된 OFDM 프레임 구조를 구성하는 프리앰블과 결합하여 최종 OFDM 심볼이 생성되도록 상기 시그널 필드에 포함된 데이터 속도 및 데이터 길이에 관한 정보에 기초하여 OFDM 변조기의 각 블럭들을 제어하는 OFDM 변조 제어기를 구비하는 OFDM 변조 송신기; 및 상기 MAC과 소정의 제2 제어신호를 주고받으면서 상기 MAC으로 시그널 필드 및 데이터 필드를 전송하고 OFDM 복조과정이 수행되도록 상기 시그널 필드에 포함되어 있는 데이터 속도 및 데이터 길이에 관한 정보에 기초하여 OFDM 복조기의 각 블럭들을 제어하는 OFDM 복조 제어기를 구비하는 OFDM 복조 수신기를 포함하는 것을 특징으로 한다.

또한, 본 발명의 제2 측면에 따른 가변의 데이터 속도로 MPDU 송수신이 가능한 OFDM 변복조기에서의 데이터 변조 방법은, MAC 에서 전달받은 OFDM 신호 중 시그널 필드에 포함된 데이터 변복조 정보 및 데이터 전송 속도 정보에 기초하여 전송될 데이터를 매핑하는 제1 단계; 미리 저장된 시퀀스값을 추출하여 복수개의 short 심볼 및 long 심볼로 구성된 프리앰블을 생성하는 제2 단계; 및 상기 매핑된 데이터 및 파일럿 신호를 IFFT 변환된 서브캐리어 주파수에 할당하고, 상기 생성된 프리앰블과 결합하여 최종 OFDM 심볼을 생성하는 제3 단계를 포함하는 것을 특징으로 한다.

한편, 본 발명의 제3 측면에 따른 가변의 데이터 속도로 MPDU 송수신이 가능한 OFDM 변복조기에서의 데이터 복조 방법은, 수신된 OFDM 신호의 주파수 오프셋을 보상하고 OFDM 심볼의 시작을 알려주는 제어신호를 발생시키는 제1 단계; 상기 수신된 OFDM 신호를 FFT 변환 및 등화시킨 후 상기 시그널 필드에 포함된 데이터 속도 정보에 기초하여 디매핑 및 디인터리빙을 거쳐 비터비 복호화 처리를 통해 원래의 시그널 필드를 복원하는 제2 단계; 및 복원된 시그널 필드의 패리티 검사를 하여 패리티가 맞을 경우에만 시그널 필드 비트를 MAC 으로 전송하는 제3 단계를 포함하는 것을 특징으로 한다.

본 발명의 더 다른 장점 및 특징들은 이하 발명의 상세한 설명을 통해 보다 분명해 질 것이다. 지금부터 첨부한 도면을 참고하여 본 발명의 적절한 실시예를 단지 예의 방법으로 설명하도록 하겠다.

앞서 설명한 바와 같이 본 발명에서는 가변의 데이터 속도를 지원하기 위해 OFDM 송수신기를 제어하는 OFDM 송수신부 제어에 대한 방법과 OFDM 송수신기의 주파수 오프셋을 보상하는 동기화 방법에 대한 방법과 무선채널에 의해 발생하는 에러를 정정하기 위해서 비터비 복호기가 사용된다. 상기 비터비 복호기에 대한 상세한 설명은 후술한다.

먼저, 도 1은 본 발명에 따른 적절한 OFDM 변복조 시스템의 전체적인 구성도 이고, 도 2는 본 발명에서 사용되는 OFDM 프레임 구조의 한 예이다.

도 2에 도시된 OFDM 프레임 구조에 대하여 살펴본 다음 도 1에 대해 예를 들어 자세히 설명하도록 하겠다.

본 발명에 적용되는 OFDM 프레임 구조는 도 2과 같이 프리앰블과 시그널 필드 및 데이터 필드로 이루어진다. 시그널 필드와 서비스 비트가 PLCP 헤더에 해당한다. 상기 프리앰블의 IFFT(Inverse Fast Fourier Transform) (105) 입력 시퀀스는 ROM(107)에 저장된 값을 읽어오며, 일 실시예인 아래 [수학식 1]과 같이 short 시퀀스와(S - 26,...26) long 시퀀스(L - 26,...26)로 구성되며, 각각의 시퀀스가 IFFT(105)를 통과하면 short 심벌과 long 심벌이 된다.

수학식 1

$$\begin{aligned}
 S_{-26, \dots, 26} &= \sqrt{13/6} \cdot (0, 0, 1+j, 0, 0, 0, -1-j, 0, 0, 0, 1+j, 0, 0, 0, \\
 &\quad -1-j, 0, 0, 0, -1-j, 0, 0, 0, 1+j, 0, 0, 0, 0, 0, 0, 0, -1-j, 0, 0, 0, \\
 &\quad -1-j, 0, 0, 0, 1+j, 0, 0, 0, 1+j, 0, 0, 0, 1+j, 0, 0, 0, 1+j, 0, 0, 0) \\
 L_{-26, \dots, 26} &= (1, 1, -1, -1, 1, 1, -1, 1, -1, 1, 1, 1, 1, 1, 1, -1, -1, 1, \\
 &\quad 1, -1, 1, -1, 1, 1, 1, 0, 1, -1, -1, 1, 1, -1, 1, -1, 1, -1, -1, \\
 &\quad -1, -1, 1, 1, -1, -1, 1, -1, 1, -1, 1, 1, 1, 1)
 \end{aligned}$$

상기 [수학식 1]은 차례로 IFFT(105)의 - 26번째 서브캐리어 주파수에서 26번째 서브캐리어 주파수에 할당되는 입력시퀀스이다.

프리앰블은 수신기의 동기(201)를 위해 사용되며, 구조는 short 심벌(t) 10개와 long 심벌(T) 2개로 이루어진다. 하나의 short 심벌은 16개의 복소수 값을 가진다. 즉 t_1 에서 t_{10} 은 각각 16개의 복소수 값을 가진다. 그리고 하나의 long 심벌은 64개의 복소수 값을 갖는다. 즉 T_1 과 T_2 는 각각 64개의 복소수 값을 갖는다.

시그널 필드는 MAC(40)에서 전송된 데이터 속도를 나타내는 4비트와 데이터 필드의 길이를 나타내는 12비트를 포함한다. 데이터 속도를 나타내는 4비트는 일 실시예인 [표 3]과 같으며 데이터 길이는 최대 4095바이트이다.

[표 1]

데이터 속도를 나타내는 비트

데이터 속도	b0 b1 b2 b3 : 4비트(LSB MSB)
6 Mbps	1101
9 Mbps	1111
12 Mbps	0101
18 Mbps	0111
24 Mbps	1001
36 Mbps	1011
48 Mbps	0001
54 Mbps	0011

MAC(40)은 도 2에 도시된 바와 같이 데이터 속도를 나타내는 4비트, 데이터 길이를 나타내는 12비트, reserved 1비트, 패러티 1비트, tail 6비트를 덧 붙여 총 24비트의 시그널 필드를 만든다.

이 24비트는, 후술하겠지만, 혼화기(101)를 거치지 않고 바로 길쌈 부호기(102)에 입력된다. 길쌈 부호기(102)의 구조는 7이고 부호율은 1/2이므로 시그널 필드의 길쌈 부호기 출력 값은 48비트이다. 길쌈 부호기(102)의 출력값은 인터리버(103)를 거치며 BPSK(Binary Phase Shift Keying) 맵핑(104)을 한 후 IFFT(105)를 거쳐 RF(Radio Frequency) (30)로 보내어진다.

다음으로, 데이터 필드는 도 2에 도시된 바와 같은데, MAC(40)은 데이터 필드를 서비스 구간, MPDU(MAC Protocol Data Unit), tail구간, 패드 비트의 데이터 필드 구조를 포함하도록 생성한다. 상기 서비스 구간은 16개의 '0'을 가지며 tail구간은 6개의 '0' 값을 가진다. 패드 비트는 서비스 비트, MPDU(MAC Protocol Data Unit) 그리고 tail 비트의 전체 비트수가 N_{CBPS} (OFDM심벌당 코딩된 비트수)의 정수배가 되게 하기 위해서 영을 삽입하며 그 계산식은 [수학식 2]와 같다.

수학식 2

$$\begin{aligned} N_{SYM} &= \text{ceiling}((16 + 8 * \text{데이터 길이} + 6) / N_{DBPS}) \\ N_{DATA} &= N_{SYM} * N_{DBPS} \\ N_{PAD} &= N_{DATA} - (16 + 8 * \text{데이터 길이} + 6) \end{aligned}$$

위 [수학식 1]에서 ceiling() 함수는 괄호안의 값에서 가장작은 정수값을 구하는 함수이다. 그리고, N_{SYM} 은 OFDM 심벌수이며, N_{DATA} 는 데이터 필드의 비트수이고 N_{PAD} 는 패드 비트수이다.

MAC(40)에서 출력된 데이터 필드는 혼화기(101)로 전달된다. 혼화기(101)를 거친 데이터는 길쌈 부호기(102)를 거치고 인터리빙(103)을 한 후 시그널 필드의 데이터 속도에 따라 BPSK, QPSK(Quadrature Phase Shift Keying), 16QAM(Quadrature Amplitude Modulation), 64QAM으로 맵핑(104)된다. 이렇게 맵핑된 데이터는 IFFT(105)를 거쳐 RF(30)로 보내어진다.

다음으로 OFDM 변복조의 전체 구성도인 도 1의 OFDM 변복조 송신기(10)에 대해 설명한다.

도 1의 혼화기(101)는 MAC에서 받은 데이터가 연속적인 값을 갖는 것을 방지하기 위해 사용되며, 그 생성다항식은 일 실시예인 [수학식 3]과 같으며 도 3과 같은 구조이다.

수학식 3

$$S(X) = X^7 + X^4 + 1$$

혼화된 데이터는 길쌈 부호기(102)를 거치며 그 생성다항식은 일 실시예인 [수학식 4]와 같으며 구조는 도 4와 같다.

수학식 4

$$\begin{aligned} LSB &= 133_8 \\ MSB &= 171_8 \end{aligned}$$

상기 LSB는 "Least Significant Bit" 이고 MSB는 "Most Significant Bit" 의 약자이다.

채널에 의해 발생하는 버스트 에러를 랜덤에러로 바꾸기 위해 인터리버(103)를 사용한다. 인터리버(103)는 두 단계의 치환을 거치게 된다. 길쌈 부호기(102)를 거친 데이터는 인터리버(103)를 통과하며 인터리버의 치환은 일 실시예인 [수학식 5]와 같다.

수학식 5

$$\begin{aligned}
 &\text{첫 번째 치환} \\
 &i = (N_{\text{CBPS}} / 16) * (k \bmod 16) + \text{floor}(k/16) \\
 &\text{두 번째 치환} \\
 &j = s * \text{floor}(i/s) + ((i + N_{\text{CBPS}} - \text{floor}(16 * i/N_{\text{CBPS}})) \bmod s); \\
 &s = \max(N_{\text{BPSK}} / 2, 1)
 \end{aligned}$$

상기 [수학식 5]에서 floor() 함수는 괄호안의 값을 넘지 않는 가장 큰 정수값을 구하는 함수이고, k는 길쌈 부호기(102)를 통과한 인덱스이고, i는 첫 번째 치환을 거친 인덱스이고 j는 두 번째 치환을 거친 인덱스이다. 상기 [수학식 5]에서 보면, BPSK와 QPSK는 첫 번째 치환만을 하게 되며, 16QAM과 64QAM의 경우는 첫 번째 치환과 두 번째 치환을 모두 하게 된다.

인터리버(103)를 거친 데이터는 데이터 속도에 따라 아래 [표 4], [표 5], [표 6] 그리고 [표 7]과 같이 맵핑(104)이 되고, 맵핑된 데이터는 인페이즈 성분과 쿼드러처 성분으로 나뉘어 지는데, 각각 송신되는 파워를 표준화하기 위해 표준화 팩터를 맵핑된 데이터에 곱하며 그 값은 일 실시예인 [표 8]과 같다. 아래 [표 4] 내지 [표 8]은 각각 BPSK 맵핑의 일 실시예, QPSK 맵핑의 일 실시예, 16QAM 맵핑의 일 실시예, 64QAM 맵핑의 일 실시예 및 맵핑에 따른 표준화 팩터(K_{MOD})의 일 실시예이다.

입력 비트 b0	인페이즈 성분	쿼드러처 성분
0	-1	0
1	1	0

입력 비트 b0	인페이즈 성분	입력 비트 b1	쿼드러처 성분
0	-1	0	-1
1	1	1	1

입력 비트 b0b1	인페이즈 성분	입력 비트 b2b3	쿼드러처 성분
00	-3	00	-3
01	-1	01	-1
11	1	11	1
10	3	10	3

입력 비트 b0b1b2	인페이즈 성분	입력 비트 b3b4b5	쿼드러처 성분
000	-7	000	-7
001	-5	001	-5
011	-3	011	-3
010	-1	010	-1
110	1	110	1
111	3	111	3
101	5	101	5
100	7	100	7

매핑	K_{MOD}
BPSK	1
QPSK	$1/\sqrt{2}$
16QAM	$1/\sqrt{10}$
64QAM	$1/\sqrt{42}$

이렇게 매핑된 데이터는 IFFT(105)의 48개의 서브캐리어 주파수에 할당되며 파일럿 신호는 IFFT(105)의 7번째, 21번째, -7번째, -21번째 서브캐리어 주파수에 할당된다. IFFT(105)를 거친 데이터는 64개의 인페이즈 성분과 쿼드러처성분으로 나오는데 64개의 값중에서 마지막 16개 값을 복사하여 IFFT를 거친 데이터 앞에다 복사함으로써 보호 구간을 삽입(106)한다. 따라서 하나의 OFDM심벌은 4마이크로 초가 되며 80개의 샘플값을 갖는다.

일반적으로 MAC(40)과 혼화기(101) 그리고 역혼화기(207)사이에는 PLCP가 존재하는데, 본 발명에서는 MAC(40)과 OFDM 변복조 제어기(1),(2)가 PLCP 기능을 나누어 처리한다. 즉, OFDM 변복조 제어기(1),(2)는 데이터 송수신에서 필요한 각 기능을 제어하며, MAC(40)은 도 2와 같이 시그널 필드와 데이터 필드를 생성한다.

MAC(40)은 시그널 필드와 데이터 필드를 OFDM 변조 송신기(60)에 보내기 앞서 데이터 송신을 위한 제어 신호(tx_start)를 OFDM 변조 제어기(1)에 보낸다. OFDM 변조 제어기는 tx_start신호를 수신하면 도 2의 프리앰블을 만들기 위해 먼저 ROM(107)에서 short 시퀀스 값과 long 시퀀스 값을 IFFT(105)에 보내 프리앰블을 생성한다.

short 시퀀스 값과 long 시퀀스 값을 IFFT(105)에 다 전달하면 MAC(40)에게 시그널 필드와 데이터 필드의 데이터를 받기 위한 제어신호(tx_ready)를 전달한다. tx_ready는 '1'과 '0'의 값을 가지는데 '1'인 동안에만 MAC(40)은 OFDM 변조 제어기(1)에 시그널 필드와 데이터 필드의 비트를 보낸다. 시그널 필드는 24비트이므로 OFDM 변조 제어기(1)는 tx_ready를 24비트동안만 '1'의 값을 가지도록 생성하며 데이터 필드는 시그널 필드의 데이터 속도에 따라 OFDM 심벌당 데이터 비트수(N_{DBPS})동안만 tx_ready가 '1'의 값을 갖도록 생성한다.

상기 OFDM 변조 제어기(1)는 처음 24비트가 시그널 필드이므로 바로 길쌈부호기(102)에 비트를 전송하고 시그널 필드 다음에 오는 비트는 데이터 필드에 속하므로 혼화기(101)에 비트를 전송한다. 또한 시그널 필드의 데이터 속도에 관한 4비트를 인터리버(103)과 매퍼(104)에 알려줌으로써 가변의 데이터 속도에 따라 OFDM 변조 송신기(60)가 동작될 수 있도록 한다.

다음으로 OFDM 복조 수신기(70)의 구조에 대하여 설명한다.

수신된 OFDM신호는 RF의 독립적인 오실레이터 때문에 +/- 20ppm의 오차가 발생하며 이는 주파수 오프셋으로 나타나게 된다. 따라서 수신된 OFDM신호는 주파수 오프셋이 발생하며 이 주파수 오프셋을 보상해주어야 한다. 본 발명에서 OFDM 복조기(20)의 동기(201)는 도 5와 같이 OFDM심벌 동기를 획득하는 구조(50)와 대략적으로 주파수 오프셋을 보상하는 구조(51)와 정확하게 주파수 오프셋을 보상하는 구조(52)를 가진다.

정합 필터(501)의 값은 16개의 short 심벌의 공액 복소수 값을 가진다. 수신된 OFDM 신호를 정합 필터(501)의 값과 곱한 뒤 절대값을 취한다. 이럴 경우 매 16개의 short 심벌마다 가장 큰 값이 발생한다. 최고값 검출기(502)에서는 이 값을 검출하여 OFDM 심벌 동기제어(503)에 보낸다. 하나의 OFDM 심벌은 80개의 복소수 값을 가지므로 OFDM 심벌 동기제어(503)는 16개마다 발생하는 최고값을 참고하여 1에서 80까지 증가하는 카운터를 제어하며 OFDM 심벌의 시작을 표시하는 신호(rx_start)를 OFDM 복조 제어기(2)에 보낸다.

주파수 옵셋 추정(511)에서는 프리앰블의 두 short 심벌(t6,t7)을 이용하여 주파수 옵셋을 추정한다. 주파수 옵셋 평균(512)에서는 추정된 주파수 옵셋을 평균하여 주파수 옵셋 평균값을 NCO(Numerically Contolled Oscillator) (513)에 넘겨준다. NCO(513)는 주파수 옵셋 평균값에 해당하는 사인값과 코사인값을 구한다. 이렇게 구해진 사인값과 코사인값을 수신된 OFDM 신호에 곱함으로써 주파수 옵셋을 대략적으로 보상할 수 있다. 이렇게 대략적으로 보상된 주파수 옵셋은 주파수 옵셋 추정(521)을 통해 다시 두 개의 short 심벌(t9,t10)을 이용하여 정확한 주파수 옵셋을 구한다. 주파수 옵셋 평균(522)에서는 정확한 주파수 옵셋을 평균하여 주파수 평균값을 NCO(523)에 넘겨준다. 따라서 주파수 옵셋 보상은 프리앰블의 short 심벌동안 이루어지는데 이는 등화기(203)가 프리앰블의 long 심벌을 이용하여 채널 추정을 하는데 주파수 옵셋이 long 심벌 전에 보상되어야만 정확한 채널 추정을 할 수 있기 때문이다.

이렇게 주파수 옵셋이 보상된 데이터는 FFT(511)에서 보호구간을 제거한 후 FFT를 수행하게 된다. 이렇게 FFT된 데이터는 등화기(203)로 입력된다. 등화기(203)는 각 서브캐리어의 주파수에 해당하는 채널을 추정한다. 이렇게 추정된 채널값을 이용하여 등화기 입력신호에 곱함으로써 채널을 보상한다. 등화기(203)를 거친 데이터는 디매퍼(204)를 거친다. 디맵핑된 데이터는 디인터리버(205)를 통과하는데 디인터리버(205)는 두 번의 치환을 하며 일 실시예는 [수학식 6]과 같다.

수학식 6

$$\begin{aligned} &\text{첫 번째 치환} \\ &\quad i = s * \text{floor}(j/s) + ((j + \text{floor}(16*j / N_{CBPS})) \bmod s) \\ &\quad s = \max(N_{BPS}/2, 1) \\ &\text{두 번째 치환} \\ &\quad k = 16 * i - (N_{CBPS} - 1) * (\text{floor}(16*i / N_{CBPS})) \end{aligned}$$

여기서 j는 디매퍼(204)를 거친 데이터의 인덱스이고, i는 첫 번째 치환을 거친 인덱스이고, k는 두 번째 치환을 거친 인덱스이다. 디인터리버(205)를 거친 데이터는 비터비 복호기(206)에 입력된다.

비터비 복호기(206)는 채널상의 오류를 검출하고 정정해주는 부분으로써 구성은 BM(Branch Metric)부(602), ACS(Add Compare Select)부(603), TB(Trace Back)부(605), 메모리부(604), LIFO(Last In First Out)부(606), 제어부(601)로 되어있다. 본 발명에서는 구속장이 7이고 부호율이 1/2인 길쌈부호기(102)에 대한 복호를 수행하며 해밍거리에 의한 경성판정을 적용하였고 절단길이(decoding depth)는 48로 하였다.

BM부(602)에서는 입력 심벌과 각 상태에서의 부호어와의 거리값을 계산하는 부분으로 디인터리버로(205)부터 입력되는 데이터를 시그널 필드 및 데이터 필드 구간에 맞추어 BM과정을 수행하고 계산된 BM값을 ACS부(603)로 전달한다.

ACS부(603)에서는 상기 BM부(602)에서 전달된 거리값과 이전상태까지의 누적된 경로값을 가지고 새로운 경로값을 갱신하고 임의의 시간에서 입력되는 두 개의 경로 중 하나를 선택해 생존경로에 대한 정보를 메모리부(604)에 저장하는 기능을 수행한다. ACS부(603)에서도 BM부(602)와 마찬가지로 시그널 필드와 데이터 필드의 구간을 구분하여 계산과정을 수행하며 이는 시그널 필드의 데이터와 데이터의 데이터가 서로 다른 복조율을 가질 수 있기 때문이다.

메모리부(604)는 상기 ACS부(603)에 의해 선택된 생존경로에 대한 정보를 저장하고 데이터의 역추적을 위해 TB부(605)로 데이터를 전달해주는 기능을 수행한다. 상기 TB부(605)는 고속의 데이터를 처리하기 위해 6개의 메모리 뱅크를 사용한 3포인트 알고리즘을 적용하였다. 각 메모리는 절단길이(decoding depth)의 절반인 24개의 주소를 가지며 각 주소별로 64비트의 길이를 가진다. 따라서 입력되는 데이터를 24개 주소 단위로 구분하여 각 각의 메모리 뱅크에 쓰기 및 읽기를 반복하게 된다. 이는 시그널 필드 및 데이터 필드 데이터가 24의 배수로 이루어져 있는 것과 일맥 상

통한다.

TB부(605)에서는 상기 메모리부(604)에 저장된 생존경로에 대한 정보를 가지고 역추적과정을 수행하며 최종 복호된 데이터를 출력한다. TB부(605)에서의 데이터 복호는 시그널 필드와 데이터 필드가 약간 다른 방식으로 진행된다. 송신시에는 변복조 방식을 나타내는 정보와 전송되는 데이터의 길이를 나타내는 정보를 시그널 필드의 입력과 동시에 알 수 있지만 수신단에서는 비터비 복호기(206)에서 시그널 필드를 복호한 후에야 만 알 수 있다. 따라서 수신시에는 변복조 방식을 나타내는 정보를 비터비 복호기(206)로부터 디매퍼(204), 디인터리버(205)로 전달해주어야 하는데 이때 비터비 복호기(206)에서 역추적에 의한 시간지연(latency)이 발생한다.

그러나 본 발명에서는 전송되는 시그널 필드의 끝에 6비트의 tail 비트가 있기 때문에 연이은 데이터 필드를 역추적하지 않고 바로 시그널 필드를 '00000'상태로부터 복호함으로써 시그널 필드의 시간지연을 줄일 수 있다. 일단 시그널 필드에 의해 변복조 방식을 나타내는 정보와 전송되는 데이터의 길이에 대한 정보가 알려지면 데이터 필드는 변복조 방식을 나타내는 정보에 맞는 복조방식으로 역추적 및 복호를 시작한다. 역추적을 위해 3포인트 알고리즘을 적용하였기 때문에 TB부(605)에는 역추적을 위한 모듈(702)이 3개 사용되고 상기 3개의 역추적 모듈(702) 중 2개는 역추적을 수행하고 하나는 복호과정을 교대로 수행하게 된다. 상기 언급한 바와 같이 3개의 역추적 모듈(702) 중 복호를 담당하는 것은 하나의 모듈로써 이는 제어신호(dec_read_poiner)(703)에 의해 선택되어진다. TB부(605)에 의해 복호된 데이터는 순서가 뒤바뀐 배열구조를 갖는다. 이는 역추적을 수행하기 위해 메모리부(701)에서 데이터를 읽어 올 때 역순으로 읽어들이기 때문이다. 따라서 원래의 순서대로 재배열하기 위해 LIFO부(606)가 사용된다. 상기 LIFO부(606)는 2개의 메모리를 사용하여 쓰기와 읽기를 교대로 수행한다. 이는 제어신호(Ram_switch)(801)를 사용하여 상기 제어신호(801)가 '0'일 때 첫 번째 메모리(802)에서는 쓰기를 수행하고 두 번째 메모리(803)에서는 읽기를 수행한다. 반대로 상기 제어신호가(801) '1'일 경우 첫 번째 메모리(802)는 읽기를 수행하고 두 번째 메모리(803)는 쓰기를 수행함으로써 이루어진다. 수신된 데이터 필드 데이터에 대한 복호가 모두 끝나면 비터비 복호기(206)는 복호의 완료신호를 OFDM 복조 제어기(2)에 전달하여 수신부의 각 기능블록들이 초기값을 가지도록 셋팅해 준다. 이는 시그널 필드안의 데이터 전송길이에 대한 정보와 비터비 복호기(206) 내부에서 카운트한 길이정보를 비교하여 얻을 수 있다.

비터비 복호기(206)를 거친 데이터는 역혼화기(207)를 거친다. 역혼화기(207)의 생성다항식의 일 실시예는 식(2)와 같다. 역혼화기(207)에 입력되는 초기 7비트는 역혼화기를 초기화 값으로 사용된다.

OFDM 복조기(20)를 제어하는 OFDM 복조 제어기(2)는 동기(201)로부터 OFDM 심벌의 시작을 알려주는 신호(rx_start)를 입력받아 FFT(202)에 알려준다. FFT(202)는 rx_start신호를 입력받아 보호구간의 16개 샘플값을 제외한 나머지 64개 샘플값을 가지고 FFT(202)를 수행한다. 도 2에서 보면 송신되는 OFDM 프레임의 데이터 속도와 데이터 길이를 포함하고 있는 시그널 필드가 먼저 FFT(202)와 등화기(203)를 거친다.

시그널 필드는 BPSK 방식으로 변조됐기 때문에 수신단의 디매퍼(204)와 디인터리버(205)는 BPSK 방식에 맞추어 동작된다. 디인터리버(205)를 거친 시그널 필드는 비터비 복호기(206)에 입력된다. 비터비 복호기(206)는 길쌈부호기에 의해 부호화된 데이터를 원래의 데이터로 복호하는 과정을 수행하기 때문에 수신된 시그널 필드가 비터비 복호기(206)를 거친 후에야 송신된 원래의 시그널 필드를 복원할 수 있다.

비터비 복호기(206)를 통과한 시그널 필드는 혼화되지 않았으므로 역혼화기(207)를 거치지 않고 OFDM 복조 제어기(2)에 입력된다. OFDM 복조 제어기(2)는 시그널 필드의 패러티 검사를 한 후 패러티가 맞을 경우에만 MAC(40)으로 시그널 필드의 비트를 보낸다. 이 때 시그널 필드는 24비트이므로 24비트동안 '1'인 신호(rx_ready)를 생성하여 시그널 필드의 비트를 전송한다. MAC(40)은 rx_ready가 '1'인 동안에만 OFDM 복조 수신기(70)로부터 비트를 받는다.

또한 OFDM 복조 제어기(2)는 시그널 필드의 데이터 속도를 나타내는 4비트와 데이터 길이를 나타내는 12비트를 저

장한다. OFDM 복조 제어기(2)는 데이터 속도에 따라 동작되는 디매퍼(204)와 디인터리버(205)에 데이터 속도를 나타내는 4비트 정보를 알려주어 가변의 데이터 속도에 따라 OFDM 복조기(20)가 동작될 수 있도록 한다. 그리고 OFDM 복조 제어기(2)는 데이터 길이를 나타내는 12비트에 해당하는 OFDM 심벌수를 계산하고 이 계산된 OFDM 심벌수와 수신된 OFDM 심벌수가 같을 경우 OFDM 복조기(20)의 동작을 중지 시킨다.

도 2에서 보면 시그널 필드 다음에 데이터 필드가 오며 이 데이터 필드도 FFT(202), 등화기(203), 디매퍼(204), 디인터리버(205), 비터비 복호기(206) 그리고 역혼화기(207)를 거친다. 역혼화된 데이터 필드의 비트는 OFDM 복조 제어기(2)에 입력되며 OFDM 복조 제어기(2)는 데이터 속도에 따라 OFDM 심벌당 데이터 비트수(N_{DBPS}) 동안만 rx_ready 가 '1'인 값을 갖도록 생성한다. OFDM 복조 제어기(2)는 rx_ready 신호와 데이터 필드의 비트를 함께 MAC(40)으로 전송하며, MAC(40)은 rx_ready 신호가 '1'인 동안에만 OFDM 복조 제어기(2)로부터 비트를 입력받는다.

발명의 효과

본 발명에 따른 OFDM 변복조 방법을 사용하면, 무선 LAN 시스템에 적합한 OFDM 방식으로 변복조를 구성하였고 IEEE 802.11a/D7.0에 규정된 모든 데이터 속도를 가변할 수 있다. 따라서, 향후 고속의 데이터 속도를 요구하는 무선 LAN 시스템에 적용 가능하다.

지금까지 설명은 본 발명의 이해를 위한 적절한 실시예에 대한 것으로, 본 발명이 이것으로 제한되는 것은 아니며, 당 기술분야의 통상의 지식을 가진 자에게는 첨부한 특허청구범위의 범위 및 정신을 벗어나지 않고 다양한 수정 및 변형이 가능함은 명백한 것이다.

(57) 청구의 범위

청구항 1.

가변의 데이터 속도로 MPDU 송수신이 가능한 OFDM 변복조 장치에 있어서,

외부 제어신호에 따라 OFDM 프레임 구조를 구성하는 시그널 필드와 데이터 필드를 생성하거나 시그널 필드와 데이터 필드를 전달받는 MAC;

상기 MAC과 소정의 제1 제어신호를 주고받으면서 상기 MAC으로부터 시그널 필드 및 데이터 필드를 전달받은 후, 미리 저장된 시퀀스값에서 추출되어 형성된 OFDM 프레임 구조를 구성하는 프리앰블과 결합하여 최종 OFDM 심볼이 생성되도록 상기 시그널 필드에 포함된 데이터 속도 및 데이터 길이에 관한 정보에 기초하여 OFDM 변조기의 각 블럭들을 제어하는 OFDM 변조 제어기를 구비하는 OFDM 변조 송신기; 및

상기 MAC과 소정의 제2 제어신호를 주고받으면서 상기 MAC으로 시그널 필드 및 데이터 필드를 전송하고 OFDM 복조과정이 수행되도록 상기 시그널 필드에 포함되어 있는 데이터 속도 및 데이터 길이에 관한 정보에 기초하여 OFDM 복조기의 각 블럭들을 제어하는 OFDM 복조제어기를 구비하는 OFDM 복조 수신기를 포함하는 것을 특징으로 하는 OFDM 변복조 장치.

청구항 2.

제 1 항에 있어서,

상기 OFDM 변조 제어기는, 상기 시그널 필드 비트와 데이터 필드 비트가 각각 별도로 처리되도록 하고, 파악된 데이터 속도를 매퍼와 인터피버에 전달하여 데이터 속도에 따른 적절한 매핑 및 인터리빙이 수행되도록 하는 것을 특징으로 하는 OFDM 변복조 장치.

청구항 3.

제 1 항에 있어서,

상기 OFDM 복조 제어기는, 상기 OFDM 복조기의 블럭 중 비터비 복호기로부터 얻은 수신된 OFDM 신호의 시그널 필드로부터 추출된 변복조 방식에 대한 정보 및 전송되는 데이터의 길이에 대한 정보를 디매퍼와 디인터리버에게 전달하고,

시그널 필드의 데이터 길이를 나타내는 비트로부터 OFDM 심벌수를 계산하여 수신된 OFDM 심벌수와 비교하여 두 심벌수가 같은 경우 OFDM 복조기의 동작을 중지시키는 것을 특징으로 하는 OFDM 변복조 장치.

청구항 4.

제 3 항에 있어서,

상기 비터비 복호기는 3포인트 알고리즘을 사용하여 OFDM 복조기에서 전송되는 데이터에 대한 데이터 속도와 데이터 길이에 대한 정보를 역추적 시간 지연없이 상기 OFDM 복조 제어기로 전달하는 것을 특징으로 하는 OFDM 변복조 장치.

청구항 5.

제 1 항에 있어서,

상기 OFDM 복조 수신기에는, 수신된 OFDM 신호의 주파수 옵셋을 보상하는 동기장치가 포함되어 있고, 상기 동기장치는:

수신된 OFDM 신호 중 프리앰블의 두 short 심볼을 이용하여 주파수 옵셋을 추정하고, 추정된 주파수 옵셋의 평균치를 구한 후 이 평균치의 사인값과 코사인값을 구하는 제1 보상기;

상기 제1 보상기의 출력과 수신된 OFDM 신호가 곱해진 대략적으로 주파수 옵셋이 보상된 두 개의 short 심볼을 이용하여 신호의 주파수 옵셋을 추정하고, 추정된 주파수 옵셋의 평균치를 구한 후 이 평균치의 사인값과 코사인값을 구하는 제2 보상기; 및

수신된 OFDM 신호 중 프리앰블의 short 심볼의 공액 복소수값을 가진 정합필터에 곱해 매 short 심볼마다 발생하는 최고값을 검출하여 OFDM 심볼의 시작을 표시하는 제어신호를 발생하는 동기획득장치를 구비하는 것을 특징으로 하는 OFDM 변복조 장치.

청구항 6.

가변의 데이터 속도로 MPDU 송수신이 가능한 OFDM 변복조기에서의 데이터 변조 방법에 있어서,

MAC 에서 전달받은 OFDM 신호 중 시그널 필드에 포함된 데이터 변복조 정보 및 데이터 전송 속도 정보에 기초하여 전송될 데이터를 매핑하는 제1 단계;

미리 저장된 시퀀스값을 추출하여 복수개의 short 심볼 및 long 심볼로 구성된 프리앰블을 생성하는 제2 단계; 및

상기 매핑된 데이터 및 파일럿 신호를 IFFT 변환된 서브캐리어 주파수에 할당하고, 상기 생성된 프리앰블과 결합하여 최종 OFDM 심볼을 생성하는 제3 단계를 포함하는 것을 특징으로 하는 변조 방법.

청구항 7.

제 6 항에 있어서,

상기 제1 단계는:

수신된 OFDM 신호 중 데이터 필드와 시그널 필드를 구분한 후 데이터 필드를 혼화 및 길쌈 부호화시켜 LSB 및 MSB를 생성하는 제4 단계;

1개 이상의 치환 단계를 통한 인터리빙 처리를 통해 상기 제4 단계에서 얻은 데이터를 치환하는 제5 단계; 및

상기 치환된 데이터를 상기 시그널 필드에 포함된 데이터 속도 정보에 기초하여 매핑하는 제6 단계로 이루어지는 것을 특징으로 하는 변조 방법.

청구항 8.

가변의 데이터 속도로 MPDU 송수신이 가능한 OFDM 변복조기에서의 데이터 복조 방법에 있어서,

수신된 OFDM 신호의 주파수 옵셋을 보상하고 OFDM 심벌의 시작을 알려주는 제어신호를 발생시키는 제1 단계;

상기 수신된 OFDM 신호를 FFT 변환 및 등화시킨 후 상기 시그널 필드에 포함된 데이터 속도 정보에 기초하여 디매핑 및 디인터리빙을 거쳐 비터비 복호화 처리를 통해 원래의 시그널 필드를 복원하는 제2 단계; 및

복원된 시그널 필드의 패리티 검사를 하여 패리티가 맞을 경우에만 시그널 필드 비트를 MAC 으로 전송하는 제3 단계를 포함하는 것을 특징으로 하는 복조 방법

청구항 9.

제 8 항에 있어서,

상기 시그널 필드에 포함된 데이터 길이를 나타내는 비트에 해당하는 OFDM 심벌수를 계산하고, 이 계산된 OFDM 심벌수와 수신된 OFDM 심벌수가 동일하면 OFDM 복조 동작을 중단시키는 제4 단계를 더 포함하는 것을 특징으로 하는 복조 방법.

청구항 10.

제 8 항에 있어서,

상기 제1 단계는:

수신된 OFDM 신호의 프리앰블의 두 short 심볼을 이용하여 주파수 옵셋을 추정하고, 추정된 주파수 옵셋의 평균값을 구해 그 평균값에 해당하는 사인값과 코사인값을 구하는 제1 보상단계;

더 다른 두 short 심볼을 이용하여 제1 보상단계를 통해 보상된 신호와 상기 수신된 OFDM 신호가 곱해진 신호의 주파수 옵셋을 추정하고, 추정된 주파수 옵셋의 평균값을 구해 그 평균값에 해당하는 사인값과 코사인값을 구하는 제2 보상단계; 및

하나의 short 심볼의 공액 복소수값을 가진 정합필터를 사용하여 매 short 심볼마다의 최고값을 구한 후, 이 최고값을 이용하여 상기 제어신호를 발생시키는 동기획득단계로 이루어지는 것을 특징으로 하는 복조 방법.

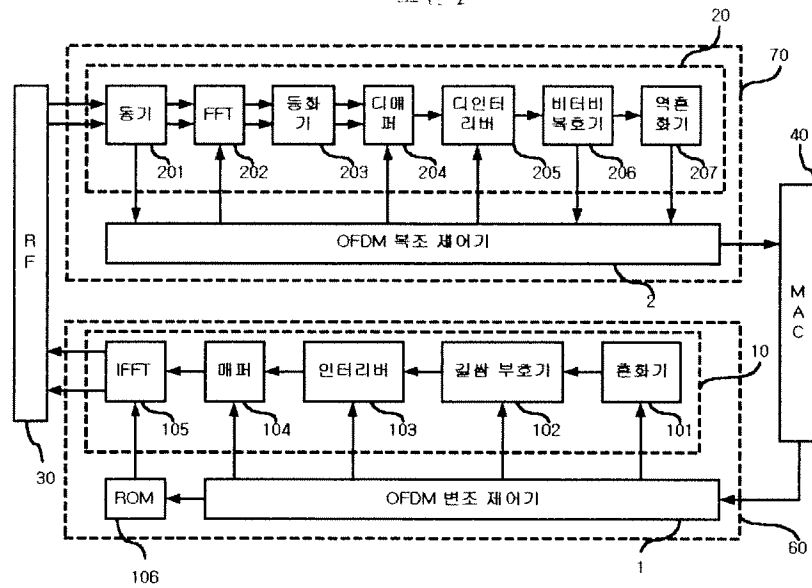
청구항 11.

제 8 항에 있어서,

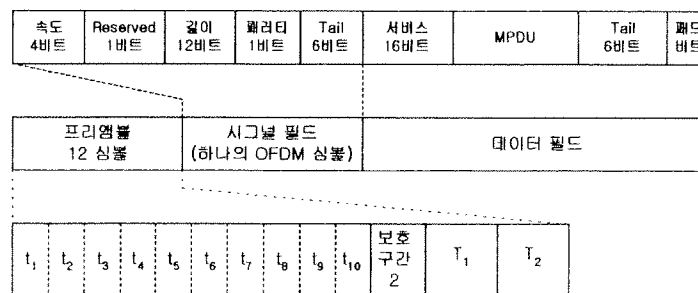
상기 비터비 복호화 처리는 고속의 데이터 처리를 위해 6개의 메모리 뱅크를 사용하는 3포인트 알고리즘을 사용하고, 수신된 데이터의 복호화가 종료된 경우, 복호 절차를 중단시키는 복호 종료 신호를 발생하는 것을 특징으로 하는 복조 방법.

도면

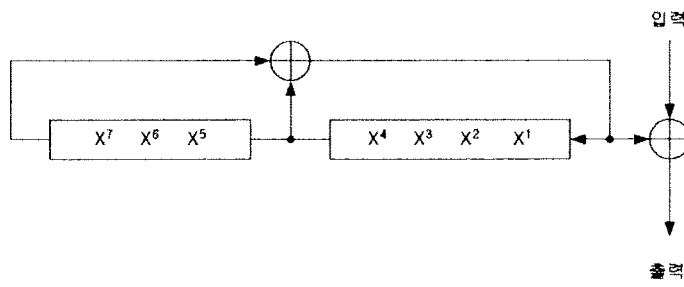
도면 1



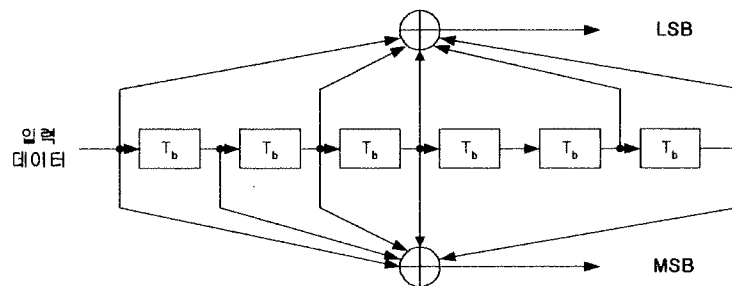
도면 2



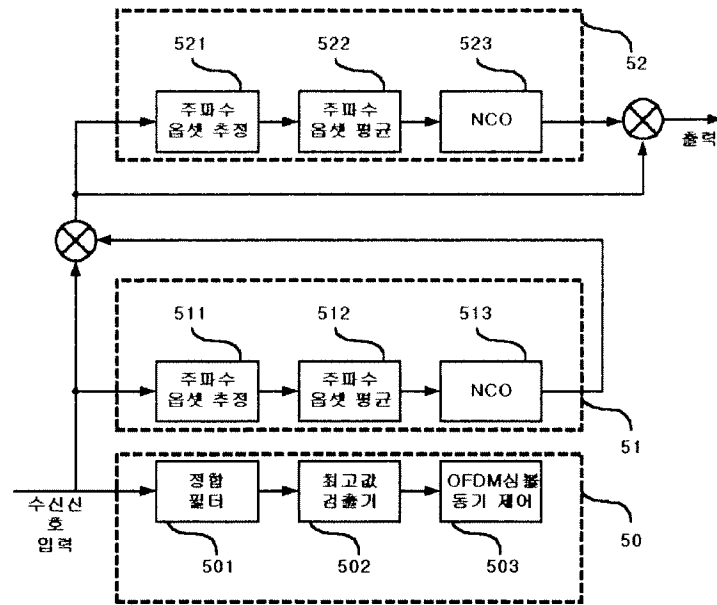
도면 3



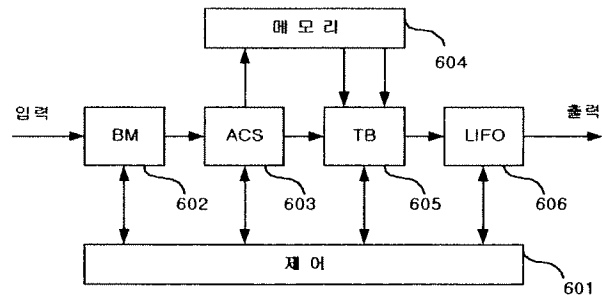
도면 4



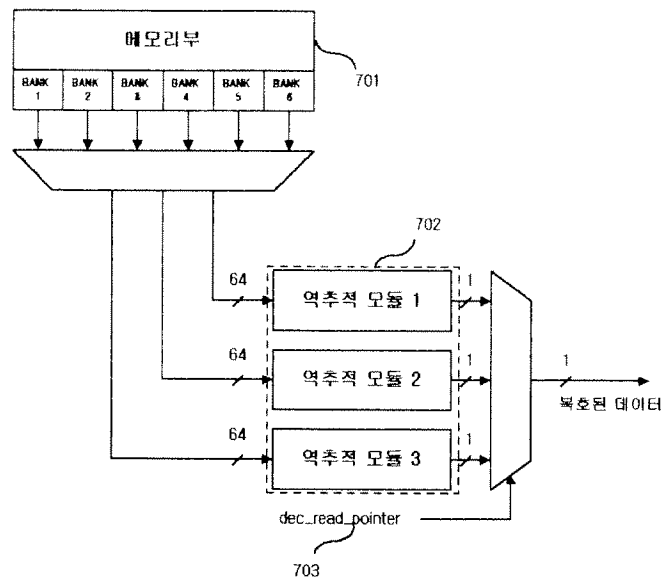
도면 5



도면 6



도면 7



도면 8

